

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-127307

(43)Date of publication of application : 28.04.1992

(51)Int.Cl.

G05F 5/00

G05F 1/56

H02M 3/07

(21)Application number : 02-249308

(71)Applicant : FUJITSU LTD
FUJITSU VLSI LTD

(22)Date of filing : 19.09.1990

(72)Inventor : SOFUE MAMORU
ITO HIDENOBU

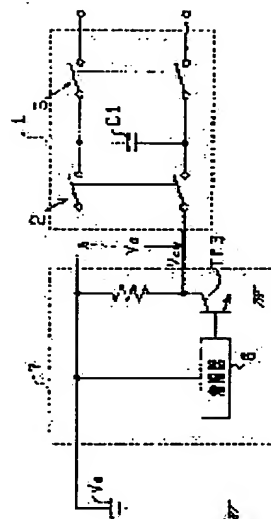
(54) POWER SOURCE CIRCUIT

(57)Abstract:

PURPOSE: To improve the power efficiency, while miniaturizing the circuit, and also, to output a stable DC constant-voltage by outputting a difference voltage of a voltage obtained by always dropping a power supply voltage by a prescribed voltage by a regulator circuit to a DC/DC converter.

CONSTITUTION: An output signal of a regulator circuit 7 for outputting a constant-voltage is outputted to a DC/DC converter 1 consisting of a capacitor C and a first and a second switches 2, 3, and the DC/DC converter 1 closes alternately a first and a second switches. Also, by closing a first switch, an output voltage of the regulator circuit 7 is inputted and charge is accumulated in the capacitor C, and by closing a second switch 3, a DC voltage based on the accumulated charge of the capacitor C is outputted.

Subsequently, the regulator circuit 7 outputs a difference voltage of a voltage obtained by always dropping a power supply voltage V_B by a prescribed voltage and the power supply voltage as an output voltage V_0 . In such a way, the power source circuit which does not depend on a power supply voltage fluctuation is obtained by improving the power efficiency, while miniaturizing it.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-127307

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)4月28日

G 05 F 5/00
1/56
H 02 M 3/07

3 1 0 Z
G

8938-5H
8938-5H
7829-5H

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 電源回路

⑯ 特 願 平2-249308

⑰ 出 願 平2(1990)9月19日

⑱ 発 明 者 祖 父 江 護 愛知県春日井市高蔵寺町2丁目1844番2 富士通ヴィエル
エスアイ株式会社内

⑲ 発 明 者 伊 藤 秀 信 愛知県春日井市高蔵寺町2丁目1844番2 富士通ヴィエル
エスアイ株式会社内

⑳ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

\r\n㉑ 出 願 人 富 士 通 ヴ ィ エ ル エ ス ア 愛知県春日井市高蔵寺町2丁目1844番2
イ株式会社

㉒ 代 理 人 弁 理 士 井 桁 貞 一 外2名

明 細 書

とする電源回路。

1. 発明の名称
電源回路

3. 発明の詳細な説明

2. 特許請求の範囲

〔概要〕

1. 定電圧を出力するレギュレータ回路(7)の出力信号をコンデンサ(C)と第一及び第二のスイッチ(2, 3)とから構成されるDC-DC変換器(1)に出力し、そのDC-DC変換器(1)は第一及び第二のスイッチ(2, 3)を交互に閉路する構成とし、第一のスイッチ(2)を閉路することによりレギュレータ回路(7)の出力電圧を入力してコンデンサ(C)に電荷を蓄積し、第二のスイッチ(3)を閉路することによりコンデンサ(C)の蓄積電荷に基づく直流電圧を出力するように構成する電源回路であって、

前記レギュレータ回路(7)は電源電圧(VB)に対し常に一定電圧だけ低下した電圧と電源電圧(VB)との差電圧を出力電圧(Vo)として前記DC-DC変換器(1)に出力することを特徴

直流電圧を供給する電源回路に関し、

小型化を図りながら電力効率を向上させ、かつ安定した直流定電圧を出力可能とすることを目的とし、

定電圧を出力するレギュレータ回路の出力信号をコンデンサと第一及び第二のスイッチとから構成されるDC-DC変換器に出力し、そのDC-DC変換器は第一及び第二のスイッチを交互に閉路する構成とし、第一のスイッチを閉路することによりレギュレータ回路の出力電圧を入力してコンデンサに電荷を蓄積し、第二のスイッチを閉路することによりコンデンサの蓄積電荷に基づく直流電圧を出力するように構成する電源回路であって、前記レギュレータ回路は電源電圧に対し常に一定電圧だけ低下した電圧と電源電圧との差電圧

を出力電圧として前記DC-DC変換器に出力して構成する。

〔産業上の利用分野〕

この発明は直流電圧を供給する電源回路に関するものである。

近年の携帯用電子機器は小型化が益々要請されているため、このような機器に備えられる電源回路も性能を低下させることなく小型化する必要がある。

〔従来技術〕

DC-DC変換器を使用した従来技術の電源回路の一例を第5図に従って説明すると、DC-DC変換器1は第一の連動スイッチ2a、2bと第二の連動スイッチ3a、3bとコンデンサC1とから構成され、コンデンサC1の一端は前記スイッチ2a、3aの一端に接続され、同コンデンサC1の他端は前記スイッチ2b、3bの一端に接続されている。

DC変換器1に入力する構成が提案されている。すなわち、第6図に示すレギュレータ回路4ではツェナーダイオードZDによりNPNトランジスタTr1のベースに定電圧が入力されて、抵抗R1で設定される定電圧出力V_{o1}がDC-DCコンバータに出力される。

また、第7図に示すレギュレータ回路5はツェナーダイオードZDによる定電圧がオペアンプ6に入力されるとともにそのオペアンプ6の出力信号がPNPトランジスタTr2のベースに出力され、そのトランジスタTr2と抵抗R2で設定される出力電圧V_{o2}がDC-DC変換器1に出力される。

〔発明が解決しようとする課題〕

ところが、第6図に示すレギュレータ回路4ではトランジスタTr1のベース電圧は出力電圧V_{o1}より同トランジスタTr1のベース・エミッタ間電圧降下V_{BE}だけ高い電圧が必要であるため、電源電圧V_Bが電圧変動によりV_{o1}+V_{BE}以下となると、出力電圧V_{o1}が電源電圧V_Bにともなって変

動する。従って、電源電圧V_Bに近い出力電圧V_{o1}を設定するほどこのような不具合が発生しやすくなるため出力電圧V_{o1}の設定範囲が低くなって電力効率が低下するという問題点がある。

一方、第7図に示すレギュレータ回路5では一般にNPNトランジスタより増幅率の低いPNPトランジスタを使用しているため、第6図に示すNPNトランジスタTr1のベース電流より大きなPNPトランジスタTr2のベース電流をオペアンプ6に引き込む必要があってオペアンプの消費電力が増大するとともに、PNPトランジスタの占有面積はNPNトランジスタより大きくなって集積度が低下するため、電源回路の小型化を図りにくいという問題点がある。

この発明の目的は、小型化を図りながら電力効率を向上させ、かつ安定した直流定電圧を出力し得る電源回路を提供することにある。

そこで、第6図及び第7図に示すようにレギュレータ回路4、5を介して電源電圧V_BをDC-

レギュレータ回路4、5を介して電源電圧V_BをDC-

レギュレータ回路4、5を介して電源電圧V_BをDC-

レギュレータ回路4、5を介して電源電圧V_BをDC-

〔課題を解決するための手段〕

第1図は本発明の原理説明図である。すなわち、

特開平4-127307 (3)

定電圧を出力するレギュレータ回路7の出力信号をコンデンサCと第一及び第二のスイッチ2, 3とから構成されるDC-DC変換器1に出力し、そのDC-DC変換器1は第一及び第二のスイッチ2, 3を交互に閉路する構成とし、第一のスイッチ2を閉路することによりレギュレータ回路7の出力電圧を入力してコンデンサCに電荷を蓄積し、第二のスイッチ3を閉路することによりコンデンサCの蓄積電荷に基づく直流電圧を出力するように構成する電源回路で、前記レギュレータ回路7は電源電圧VBに対し常に一定電圧だけ低下した電圧と電源電圧VBとの差電圧を出力電圧Voとして前記DC-DC変換器1に出力している。

〔作用〕

レギュレータ回路7から出力される出力電圧Voは電源電圧VBの変動に係わらず常に一定電圧となる。

〔実施例〕

このような構成によりDC-DCコンバータ1のスイッチ2bにはトランジスタTr3のコレクタ電圧Vcが入力され、そのコレクタ電圧Vcは第3図に示すように電源電圧VBの変動にともなって変動する。従って、DC-DCコンバータ1に出力される出力電圧Voは $V_o = V_f(1 + R_4/R_3)$ で表されて電源電圧VBの変動には依存しない一定電圧となり、基準電圧Vref (Vref = VB - Vf)及び抵抗R3, R4の設定により電源電圧VBに近い出力電圧を設定することも容易である。

従って、上記電源回路では電力効率を向上させることができるとともにオペアンプ6の出力トランジスタとしてNPNトランジスタTr3を使用しているので、その高密度化も容易である。

次に、前記実施例の変形例を第4図に従って説明する。この変形例は前記実施例のレギュレータ回路7とDC-DCコンバータ1との接続を変更したものであり、トランジスタTr3のコレクタはスイッチ3aに接続され、スイッチ2bはグラ

以下、この発明を具体化した第一の実施例を第2図及び第3図に従って説明する。

第2図に示す電源回路はオペアンプ6とNPNトランジスタTr3とから構成されるレギュレータ回路7と前記従来例と同様な構成のDC-DC変換器1とから構成されている。レギュレータ回路7はオペアンプ6のマイナス側入力端子に電源VBに基づく基準電圧Vrefが入力され、オペアンプ6のプラス側入力端子は抵抗R3を介して電源VBに接続されている。この基準電圧Vrefは第3図に示すように電源VBから常に一定電圧Vfだけ低下したものである。

オペアンプ6の出力端子はトランジスタTr3のベースに接続され、同トランジスタTr3のエミッタはグラウンドGに接続され、コレクタは抵抗R4を介してオペアンプ6のプラス側端子に接続されている。

そして、DC-DCコンバータ1のスイッチ2aには電源VBが接続され、スイッチ2bにはトランジスタTr3のコレクタが接続されている。

DGに接続されている。

このような構成によりまず第一の連動スイッチ2a, 2bが閉路されるとコンデンサC1が電源電圧VBまで充電され、次いで第一の連動スイッチ2a, 2bが開路されるとともに第二の連動スイッチ3a, 3bが閉路されるとコンデンサC1のプラス側端子電圧はコレクタ電圧Vcとなるため、コンデンサC1のマイナス側端子電圧はVc - VBすなわち電源電圧VBの変動には依存しない出力電圧 - Voとなり、前記実施例と同様な効果を得ることができる。

〔発明の効果〕

以上詳述したように、この発明は小型化を図りながら電力効率を向上させ、かつ電源電圧変動に依存しない電源回路を提供することができる優れた効果を発揮する。

4. 図面の簡単な説明

第1図は本発明の原理説明図、

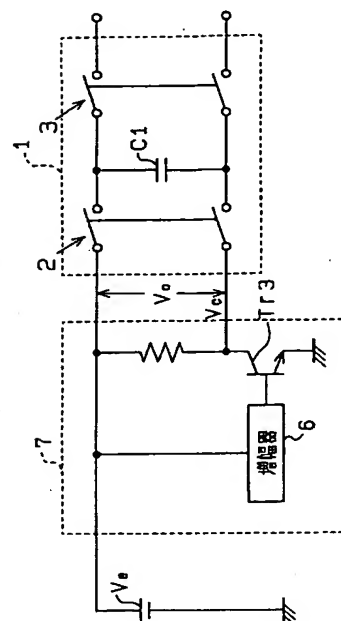
特開平4-127307(4)

第2図は本発明の一実施例を示す回路図、
 第3図は一実施例の動作を示す波形図、
 第4図は本発明の一実施例の変形例を示す回路図、
 第5図はDC-DCコンバータを示す回路図、
 第6図及び第7図は従来の電源回路を示す回路図である。

図中、

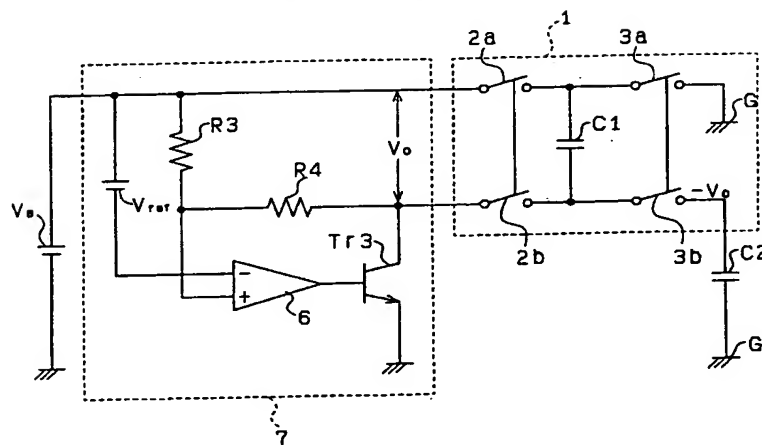
1はDC-DC変換器、
 2は第一のスイッチ、
 3は第二のスイッチ、
 6は増幅器、
 7はレギュレータ回路7、
 Cはコンデンサ、
 VBは電源電圧、
 VCはコレクタ電圧、
 VOは出力信号、
 Tr3はNPNトランジスタである。

第1図
本発明の回路図



第2図

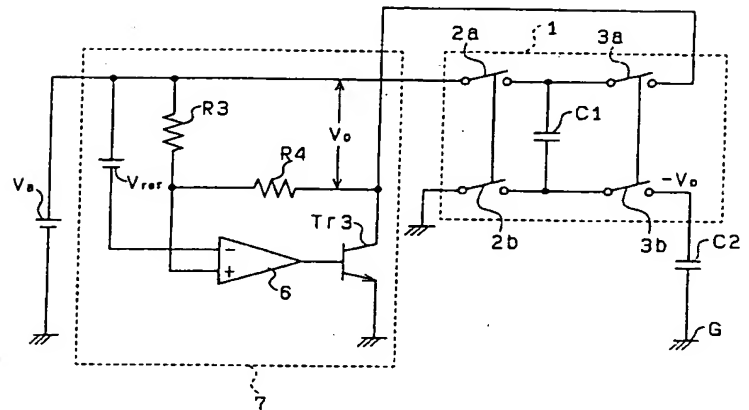
本発明の一実施例を示す回路図



特開平4-127307 (5)

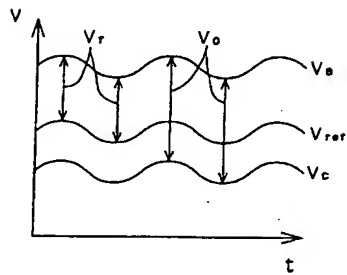
第 4 図

一実施例の変形例を示す回路図



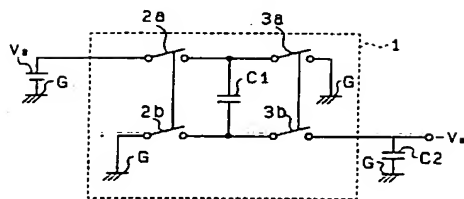
第 3 図

一実施例の動作を示す波形図



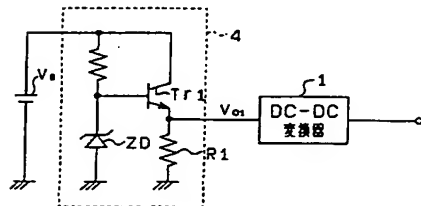
第 5 図

DC-DCコンバータを示す回路図



第 6 図

従来の電源回路を示す回路図



第 7 図

従来の電源回路を示す回路図

